

中華民國經濟部中央標準局

NATIONAL BUREAU OF STANDARDS
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
Bureau of the application as originally filed which is identified hereunder

申請日：西元 1998 年 1 月 26 日
Application Date

申請案號：87101053
Application No.

申請人：聯友光電股份有限公司
Applicant(s)

局長
Director General

陳明邦

發文日期：西元 1998 年 4
Issue Date

發文字號：111032
Serial No.

申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新型名稱	中 文	LCD 數位顯像驅動電路
	英 文	
二、發明人 創作	姓 名	江聰培
	國 籍	中華民國
	住、居所	新竹縣寶山鄉雙溪村館前路 91 號
三、申請人	姓 名 (名稱)	聯友光電股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區工業東三路三號
	代 表 人 姓 名	曹興誠

四、中文發明摘要(發明之名稱：

LCD 數位顯像驅動電路)

一種 LCD 數位顯像驅動電路，將外部一顯示器記憶體中的點矩陣數據直接輸入，由數位伽瑪修正電路與反轉電路模組做數位伽瑪修正並做極性反轉切換，之後輸入至數位/類比轉換器，以產生 LCD 顯像的所需之視訊訊號。並由外部輸入水平同步訊號、垂直同步訊號以及像素時脈訊號，至一 LCD 時序控制電路模組，以轉換成 LCD 顯像所需的各種控制訊號。此外，從外部輸入直流電源、來自濾波電路的訊號以及關機控制訊號，經由脈衝寬度調變電路與關機控制電路模組產生控制 LCD 顯像之直流電源與怠機自動關機。

英文發明摘要(發明之名稱：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(一)

本發明是有關於一種液晶顯示器(Liquid Crystal Display, 以下簡稱 LCD)的顯像驅動電路, 且特別是有關於一種將顯像與相關處理單元整合於一大型積體電路(Large Scale Integrate, LSI)中, 並以數位處理之 LCD 數位顯像驅動電路, 可免除影像訊號失真, 同時可除去複雜之電路調整程序。

習知之數位顯像系統(digital display system), 如數位照相機(digital camera)、影像電話(image telephone)、影音光碟機(video CD player), 以及全球定位系統(Globe Position System, GPS)等, 若要同時或各別驅動陰極射線管電視(Cathode Ray Tube TV, 以下稱 CRT TV)與液晶顯示器時, 由於 CRT TV 是接收標準的視訊訊號, 如 NTSC (National Television System Committee)規格、SECAM (SEquential Chromiance And Memory) 規格、PAL (Phase Alternation by Line)規格等的複合視訊訊號(composite video signal, 簡稱 Cvideo), 故必先將水平同步訊號(horizontal synchronic signal, Hs)、垂直同步訊號(vertical synchronic signal, Vs)、時脈(clock)訊號以及待顯示的資料顏色等訊號, 合成變為複合視訊訊號, 再輸入 CRT TV。

第 1 圖是習知之 LCD 與 CRT TV 之顯像驅動電路圖, 請參照第 1 圖。首先, 將水平同步訊號、垂直同步訊號以及時脈訊號經由複合同步訊號產生器(composite synchronic signal generator) 102 產生一複合同步訊號(composite synchronic signal, 簡稱 Csync)。其次, 將存放於顯示器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (2)

記憶體(display memory) 103 中的數位點矩陣(digital dot matrix)數據，先以數位/類比轉換器(D/A convertor) 104 轉成類比訊號。

上述的類比訊號與複合同步訊號 Csync 經視訊編碼器(video encoder) 105 產生複合視訊訊號 Cvideo。最後，再將此複合視訊訊號 Cvideo 分別送給 CRT TV 與 LCD 顯像處理電路去驅動 CRT TV 與 LCD。

此外，複合視訊訊號 Cvideo 亦可由時序控制電路(timing control circuit) 101 產生的訊號以及存放於顯示器記憶體 103 中的數位點矩陣數據送入數位編碼器(digital encoder) 106 中直接產生複合視訊訊號 Cvideo，再分別送給 CRT TV 與 LCD 顯像處理電路去驅動 CRT TV 與 LCD。

因為 LCD 本身係由一液晶片構成，液晶片上分別代表 R、G、B 三種分別代表紅、綠、藍的像素(pixel)的各種排列，液晶片上之每一點係由一像素所構成。LCD 上某點欲顯像時是給液晶片上的 R、G、B 對應像素點一數位資料去合成該點的各種顯像資訊，諸如顏色、亮度等等。

由上述知 LCD 本身是由 RGB 三種像素所構成的點矩陣型顯示器。因此在接收到上述之類比複合視訊訊號 Cvideo 時必須再將其解碼。

請參考第 1 圖下半之 LCD 顯像單元。首先，將上述之複合視訊訊號 Cvideo 送入視訊解碼器(video decoder) 111 解碼成類比 RGB 訊號與複合同步訊號 Csync。其中之類比 RGB 訊號再送入視訊放大器(video amplifier) 112 將訊號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

放大，之後再把訊號送至類比伽瑪修正電路(analog gamma correction) 113 作亮度、色彩等的修正，再送到視訊反轉電路(video inversion circuit) 114，以選擇反轉或維持訊號極性。此乃因為顯示器上每隔一條之水平同步訊號的極性須相反。比如 1、3、5...條需要正極性，而 2、4、6...條等需負極性，因此需要反轉電路 114 來反轉訊號的極性。

將上述經視訊解碼器 111 解碼成的複合同步訊號 Csync，輸入同步訊號分離器(synchronic signal separator) 120 將複合同步訊號 Csync 分離成水平同步訊號 Hs 與垂直同步訊號 Vs。其中水平同步訊號 Hs，再輸入一鎖相迴路(phase lock loop，簡稱 PLL) 122 中，產生像素時脈訊號(pixel clock，簡稱 p-clk)，並使各像素時脈訊號之相位得以同步。上述之像素時脈訊號 p-clk，水平同步訊號 Hs 與垂直同步訊號 Vs 再輸入 LCD 時序控制電路(LCD timing control circuit) 121 中，用以產生 LCD 顯像時所需的各種控制訊號。

此外，LCD 之正、負極板與其中之電晶體均需供給電源使其能正常操作，故至少需要兩個以上的直流電源。因此，顯像系統須額外用一脈衝寬度調變電路(pulse width modulator，PWM) 131 配合週邊的濾波電路(filter circuit) 132 用來產生控制 LCD 顯像所需的各種直流電源。

上述之由視訊反轉電路 114 產生的訊號，LCD 時序控制電路 121 產生的控制訊號，鎖相迴路 122 產生像素時脈訊號，以及脈衝寬度調變電路產生的訊號，再輸入 LCD

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (4)

中，藉以控制 LCD 之顯像。

此外，因為 LCD 省電需求或其他考量，有的顯像系統須有怠機自動關機(shut down)的功能。此時，便需要有額外的關機電路 130 來做開關電源的动作。

綜上所述，習知之技術有下列的缺點：

(1)原本位於顯示器記憶體為點矩陣的數位訊號，經複雜的編碼程序成類比訊號後，再傳送到 LCD 與 CRT TV 顯像系統。在 LCD 顯像時，必須再經繁複的反向解碼程序來產生 LCD 所需的數位時序，造成畫質的失真，

(2)因為要使用許多電路元件來達成 LCD 顯像的目的，故造成成本的增加。

(3)因為要使用許多電路元件來達成 LCD 顯像的目的，但每一元件皆需佔一位置，故整體就需求更多的空間來安置電路元件。

(4)因為要使用許多電路元件，每一電路均需供應電源使其動作，因此系統功率消耗無法降低。

(5)因為曾經繁複的反向解碼程序來產生 LCD 所需的數位時序，要使用許多電路元件來達成目的，各個編碼解碼的過程中，會有無法避免的調整需要處理，如鎖相迴路 PLL 的電壓控制震盪器(Voltage Control Oscillator, VCO)與視訊解碼器(video decoder)等，會造成額外的生產成本。

(6)再者，因為使用類比式的珈瑪修正補正，故無法針對 LCD 之特性作最佳補正。頂多只能以二段或三段式的線性珈瑪修正做補正，因此無法真正發揮 LCD 的顯像品

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (5)

質。

因此本發明的一目的就是在提供一種 LCD 數位顯像驅動電路，其為一整合式 LSI 積體電路，用以改善上述習知之缺點。

本發明的另一目的就是在提供一種 LCD 數位顯像驅動電路，其採用數位式的珈瑪修正，可針對 LCD 之特性作最佳補正。

為達成本發明之上述及其他目的，提供一種 LCD 數位顯像驅動電路，包括一數位珈瑪修正電路與反轉電路模組、一數位/類比轉換器、一 LCD 時序控制電路模組以及一脈衝寬度調變電路與關機控制電路模組。

其中上述之數位珈瑪修正電路與反轉電路模組，將從外部一顯示器記憶體中的點矩陣數據直接輸入，做數位珈瑪修正，並且將適當的訊號做極性反轉切換，之後再輸入至該數位/類比轉換器，產生 LCD 顯像的所需之視訊訊號，再輸入 LCD 中。

上述之 LCD 時序控制電路模組，由外部輸入水平同步訊號、垂直同步訊號以及像素時脈訊號，並藉 LCD 時序控制電路模組將上述各訊號轉換成 LCD 顯像所需的各種控制訊號，再輸入 LCD 中。

此外，從外部輸入一直流電源、一來自濾波電路的訊號以及一關機控制訊號，經由脈衝寬度調變電路與關機控制電路模組產生控制 LCD 顯像之直流電源與怠機自動關機。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

綜上所述，本發明係將 LCD 顯像時所需的各種控制電路模組，整合於一 LSI 積體電路中。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖繪示習知之 CRT TV 與 LCD 顯像驅動電路圖；以及

第 2 圖繪示依照本發明 LCD 數位顯像驅動電路之一較佳實施例的圖。

標號說明：

10 標示關機控制訊號輸入端；

101 時序控制電路；

102 複合同步訊號產生器；

103 顯示器記憶體；

104 數位/類比轉換器；

105 視訊視訊編碼器；

106 數位視訊編碼器；

111 視訊解碼器；

112 視訊放大器；

113 類比珈瑪修正電路；

114 視訊反轉電路；

120 同步訊號分離器；

121 LCD 時序控制電路；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

- 122 鎖向迴路；
- 130 關機控制電路；
- 131 脈衝寬度調變電路；
- 132 濾波電路；
- 201 時序控制電路；
- 202 顯示器記憶體；
- 203 數位編碼器；
- 221 數位伽瑪修正與反轉電路模組；
- 222 數位/類比轉換器；
- 223 LCD 時序控制電路；
- 224 脈衝寬度調變與關機電路模組；
- 230 濾波電路；
- 300 標示 LCD 數位顯像驅動電路；
- 20 解析度設定輸入端；以及
- 30 關機控制訊號輸入端。

實施例

請參照第 2 圖，其繪示依照本發明一較佳實施例的電路圖。

傳送給 CRT TV 的訊號是將時序控制電路 201 輸出的訊號與顯示器記憶體 203 內的點矩陣數據送至數位編碼器中，編碼後的訊號再傳送給 CRT TV。

在 LCD 顯像部分，在使用同一顯示器記憶體資料更動顯示器記憶體的情形下，提供一整合式 LSI 顯像驅動電路 300，達到同時顯像於 CRT TV 與 LCD 上的目的。此外，

五、發明說明(8)

整合式 LSI 顯像驅動電路 300 亦適用於單獨驅動 LCD 的情形。

上述之整合式 LSI 顯像驅動電路 300，包括一數位式珈瑪修正與反轉電路模組 221、數位/類比轉換器 222、LCD 時序控制電路模組 223 以及脈衝寬度調變與關機電路模組 224。

首先，由系統之時序控制電路 202 產生的水平同步訊號 Hs、垂直同步訊號 Vs 以及像素時脈訊號 p-clk 三組訊號輸入整合式 LSI 顯像驅動電路 300 中的 LCD 時序控制電路模組 223，透過 LCD 時序控制電路模組 223 來產生 LCD 顯像所需的各種 LCD 時序控制訊號。可免除習知先將水平同步訊號 Hs、垂直同步訊號 Vs 以及像素時脈訊號 p-clk 合成複合同步訊號 Csync，再由 LCD 顯像單元還原回來的缺點。

LCD 時序控制電路模組 223，更包含一顯像解析度設定(resolution setting)輸入。事先可先將不同解析度之 LCD 時序訊號設計好，僅需控制邏輯準位來產生所需的解析度，故可免除習知在不同的解析度下就必須更換鎖相迴路 PLL 的周邊零件等。

視訊訊號(video signal)乃由顯示器記憶體 202 中的數位數據取出後經直接傳送至數位珈瑪修正與反轉電路模組 221 中，其中該數位珈瑪修正電路與反轉電路模組，將輸入之數位數據做數位珈瑪修正，並且選擇反轉或維持訊號極性。此乃因為 LCD 顯示器上每隔一條之水平同步訊號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(9)

的極性須相反。比如 1、3、5...條需要正極性，而 2、4、6...條等需負極性，因此需要數位珈瑪修正與反轉電路模組 221 來反轉訊號的極性，再送至數位/類比轉換器 222 轉換成 LCD 所需的影像訊號。可免除習知先將顯示器記憶體做數位/類比轉換，再透過複雜的類比放大處理、類比式珈瑪修正以及類比式反轉，最後才送至 LCD 的缺點。

整合式 LSI 顯像驅動電路 300 中，亦包括提供 LCD 顯像時所需的各直流電源整合於一脈衝寬度調變與關機控制電路模組 224 中。脈衝寬度調變與關機控制電路模組 224，藉由一輸入端 V_{DC} 輸入直流電壓，透過模組 224 中的脈衝寬度調變電路與外部的濾波電路 230 產生控制 LCD 所需的各直流電源，再送至 LCD。

脈衝寬度調變與關機控制電路模組 224，更包含一關機控制輸入端 30。當 LCD 怠機一固定時間後，從輸入端 30 輸入一訊號，藉由關機控制電路，使 LCD 自動關機。

因此，本發明具有以下之特徵：

(1)處理 LCD 顯像相關電路模組整合於同一大型積體電路(LSI)中，除脈衝寬度調變電路所需用到的濾波電路，如電容電感等是在外部。故可以大幅減少成本，空間以及功率消耗。

(2)以更簡單的電路架構同時產生 CRT TV 與 LCD 所需的顯像訊號。

(3)直接以數位訊號方式來驅動 LCD，故可免除訊號失真，同時更可以節省成本、空間以及功率消耗。並且省去

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

需對每個電路元件所做的複雜調整程序。

(4)採取數位式珈瑪補正，可以針對 LCD 的液晶特性作最佳化與最細微的補正，可免除習之使用類比式的缺點。

(5)因採用數位式驅動，故可以針對不同之解析度之 LCD 事先做好設計，對不同需求的解析度時僅需控制 LSI 的邏輯準位即可。可免除習知需要更換如鎖向迴路等之元件的缺失。

綜上所述，雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

1.一種 LCD 數位顯像驅動電路，可驅動一 LCD 顯像，該 LCD 數位顯像驅動電路包括：

一數位珈瑪修正電路與反轉電路模組；

一數位/類比轉換器；

一 LCD 時序控制電路模組；以及

一脈衝寬度調變電路與關機控制電路模組，用以控制該 LCD 顯像之直流電源與怠機自動關機；

其中該數位珈瑪修正電路與反轉電路模組，將輸入之一數位顯像數據做數位珈瑪修正，並選擇反轉該數位顯像數據之訊號極性與維持該數位顯像數據之訊號極性二者擇一，再輸入至該數位/類比轉換器，作數位/類比轉換，以產生該 LCD 顯像所需之一視訊訊號；

其中該 LCD 時序控制電路模組，將輸入之複數個時序訊號轉換成該 LCD 顯像所需的一 LCD 時序控制訊號。

2.如申請專利範圍第 1 項所述之 LCD 數位顯像驅動電路，其中該數位珈瑪修正電路與反轉電路模組，係直接從一顯示器記憶體中接收該數位顯像資料。

3.如申請專利範圍第 1 項所述之 LCD 數位顯像驅動電路，其中該些時序訊號，係包括直接從外部接收之一水平同步訊號、一垂直同步訊號以及一像素時脈訊號。

4.如申請專利範圍第 1 項所述之 LCD 數位顯像驅動電路，其中該 LCD 時序控制電路模組，更包含一解析度設定輸入端，可接收一控制邏輯準位，以產生不同的解析度。

5.如申請專利範圍第 1 項所述之 LCD 數位顯像驅動電

(請先閱讀背面之注意事項再填寫本頁)

六、申請專利範圍

路，其中該脈衝寬度調變電路與關機控制電路模組可輸入一直流電源、一濾波電路的輸出訊號以及一關機控制訊號。

6.如申請專利範圍第 1 項所述之 LCD 數位顯像驅動電路，其中該數位伽瑪修正電路與反轉電路模組，每接收到一水平同步訊號將該數位顯像數據之訊號極性反轉。

7.一種 LCD 數位顯像驅動電路，可驅動一 LCD 顯像，該 LCD 數位顯像驅動電路包括：

- 一數位伽瑪修正電路與反轉電路模組；
- 一數位/類比轉換器；以及
- 一 LCD 時序控制電路模組；

其中該數位伽瑪修正電路與反轉電路模組，將輸入之一數位顯像數據做數位伽瑪修正，並選擇反轉該數位顯像數據之訊號極性與維持該數位顯像數據之訊號極性二者擇一，再輸入至該數位/類比轉換器，作數位/類比轉換，以產生該 LCD 顯像所需之一視訊訊號；

其中該 LCD 時序控制電路模組，將輸入之複數個時序訊號轉換成該 LCD 顯像所需的一 LCD 時序控制訊號。

8.如申請專利範圍第 7 項所述之 LCD 數位顯像驅動電路，更包括一脈衝寬度調變電路與關機控制電路模組，用以控制該 LCD 顯像之直流電源與怠機自動關機。

9.如申請專利範圍第 8 項所述之 LCD 數位顯像驅動電路，其中該脈衝寬度調變電路與關機控制電路模組可輸入一直流電源、一濾波電路的輸出訊號以及一關機控制訊

(請先閱讀背面之注意事項再填寫本頁)

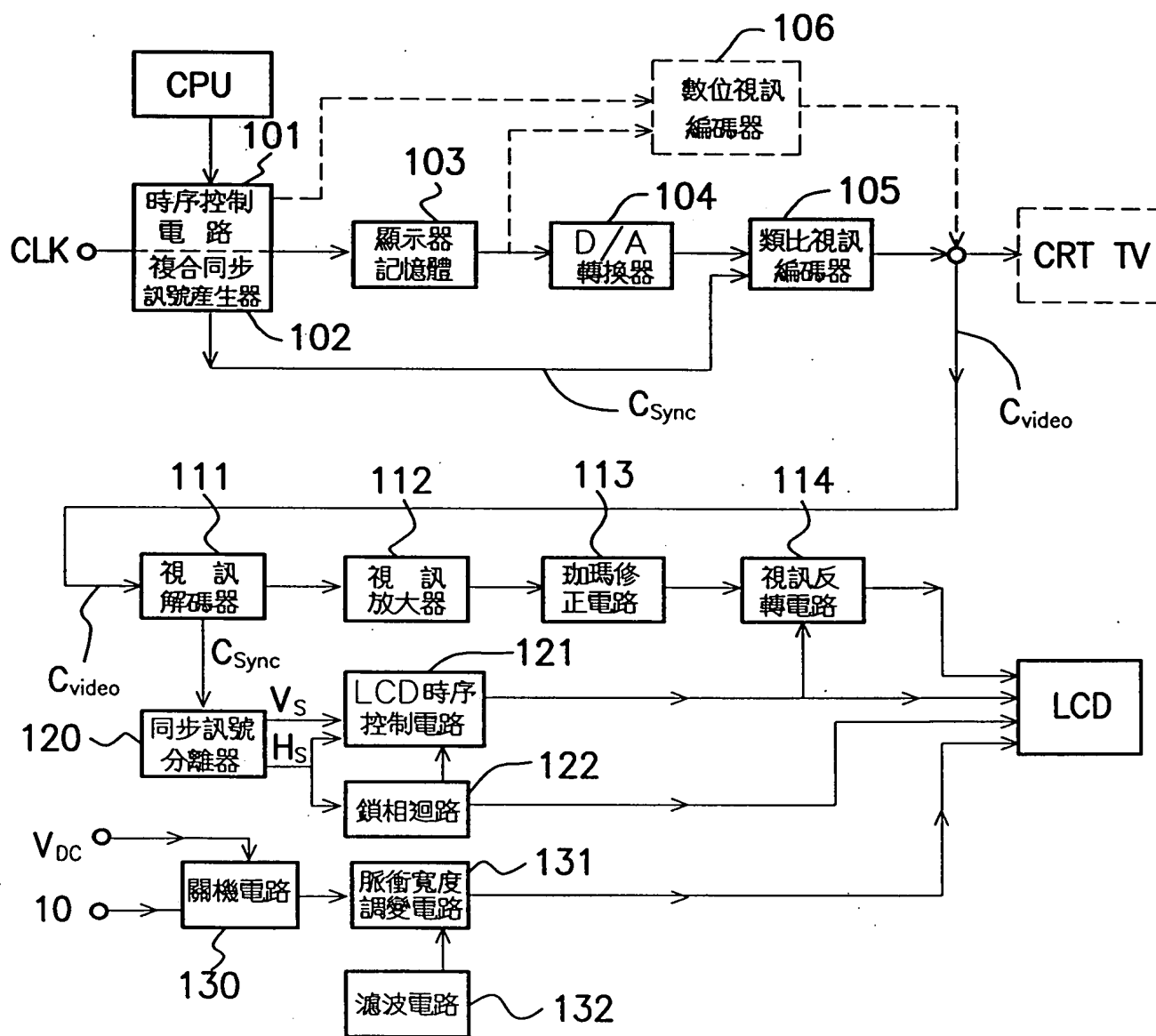
六、申請專利範圍 號。

10.如申請專利範圍第 7 項所述之 LCD 數位顯像驅動電路，其中該數位伽瑪修正電路與反轉電路模組，係直接從一顯示器記憶體中接收該數位顯像資料。

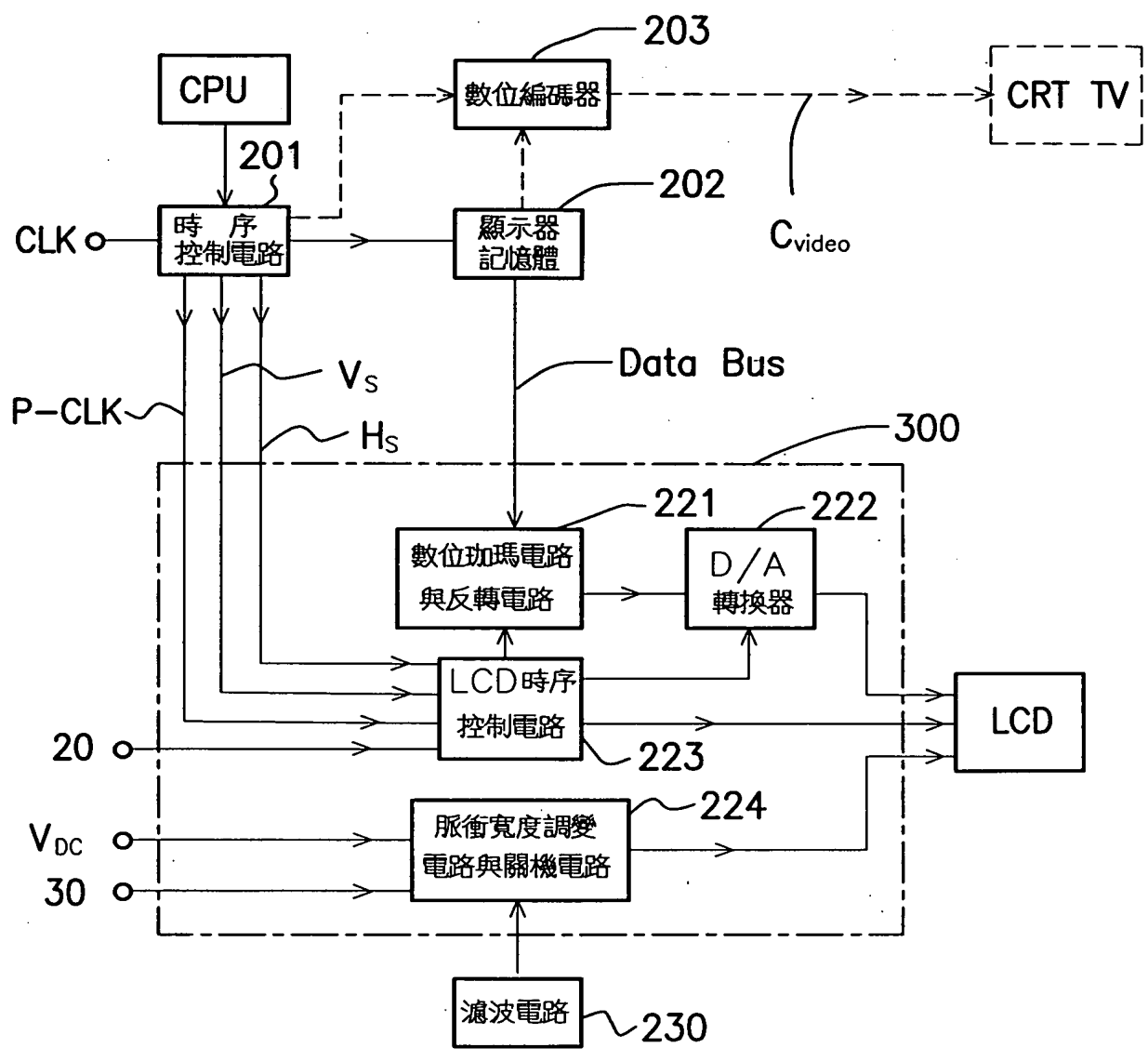
11.如申請專利範圍第 7 項所述之 LCD 數位顯像驅動電路，其中該些時序訊號，係包括直接從外部接收之一水平同步訊號、一垂直同步訊號以及一像素時脈訊號。

12.如申請專利範圍第 7 項所述之 LCD 數位顯像驅動電路，其中該 LCD 時序控制電路模組，更包含一解析度設定輸入端，可接收一控制邏輯準位，以產生不同的解析度。

(請先閱讀背面之注意事項再填寫本頁)



第 1 圖



第 2 圖